

TITLE OF THE INVENTION
SIZE CHECKING METHOD AND APPARATUS
CROSS-REFERENCE TO RELATED APPLICATIONS

This application is based upon and claims the benefit of priority from the prior Japanese Patent Applications No. 2000-186444, June 21, 2000, the entire contents of which are incorporated herein by reference.

BACKGROUND OF THE INVENTION

1. Field of the Invention

本発明は、例えば半導体ウエハのマスク欠陥検査に係わり、特にマスクに形成されている回路パターンの仕上がり寸法（CD: Critical Dimension）を検査する寸法検査方法及びその装置に関する。

2. Description of the Background Art

寸法を計測する技術には、例えば特開平5-216996号公報に記載されているものがある。この技術は、自動図形入力装置などに用いられる寸法認識装置である。

この寸法認識装置は、被検査パターンを画像入力部で読み込んでその画像データを取得する。次に、読み込んだ画像データから線分（被検査パターン）を細線化して線分の中心線を求める。次に、この中心線と直交する方向に、中心線から広げていって幅を計測するものである。この幅の計測方法は、画像データ上の画素単位でカウントして求める。

他の寸法を計測する技術としては、例えば特開平8-54224号公報、特許第2503508号公報、特開平10-284608号公報などがある。

しかしながら、マスクに形成されている半導体ウエハの回路パターンは、年々微細化している。露光装置は、マスクに形成された回路パターンを半導体基板上に投影して、当該回路パターンを半導体基板上に転写する。このとき、マスクには、設計パターンに従って正確に半導体ウエハの回路パターンが描かれているかを検査する必要がある。

ところが、上記寸法計測の技術を適用したとしても、露光装置の解像力の限界

によって回路パターンの寸法に比例して、回路パターン寸法の測定は実際よりも細く測定されてしまう。

このため、マスクに形成されている半導体ウエハの回路パターン寸法の正しく描かれているかを検査することが困難になっている。

BRIEF SUMMARY OF THE INVENTION

本発明は、半導体ウエハの回路パターンなどの被検査パターン寸法と基準パターン寸法との差を正確に検査できる寸法検査方法及びその装置を提供することを目的とする。

本発明の主要な観点によれば、基準パターンの画像データを読み取って、基準パターンの幅方向における両端の各エッジ部における各画素値から基準パターンのエッジ方向を認識する第1の工程と、各エッジ部の各画素値に基づいて両端の各エッジ点をサブ画素で検出し、これらエッジ点から基準パターンの幅寸法を算出する第2の工程と、被検査パターンの画像データを取得する第3の工程と、この被検査パターンの画像データを読み取り、基準パターンで幅寸法を算出したエッジ部の位置と同一位置のエッジ部から被検査パターンの幅寸法を算出する第4の工程と、基準パターンの幅寸法と被検査パターンの幅寸法とに基づいて被検査パターンに対する良否判定を行う第5の工程とを有する寸法検査方法が提供される。

基準パターンの幅寸法と被検査パターンの幅寸法から求めた寸法誤差の度数分布を作成し、この度数分布に基づいて第1の工程においてエッジ点をサブ画素で検出するしきい値を可変設定する第6の工程を有する。

基準パターンの画像データは、半導体ウエハの回路パターンの設計データを演算処理して取得される。

第1の工程は、基準パターンに対して計測ウィンドウを走査する工程と、この計測ウィンドウ領域内の注目画素から複数方向にそれぞれサーチを行なう工程と、これらサーチの結果から一対の画素があるサーチ方向を検出し、このサーチ方向に対して直交する方向を前記エッジ方向として認識する工程とを有する。

第1の工程は、基準パターンに対して計測ウィンドウを走査する工程と、この計測ウィンドウ領域内の注目画素からX方向と、このX方向に直交するY方向と、

これらXY方向に対して $\pm 45^\circ$ 方向との各4方向にそれぞれサーチを行なう工程と、これらサーチの結果から一对の画素があるサーチ方向を検出し、このサーチ方向に対して直交する方向を前記エッジ方向として認識する工程とを有する。

第1の工程は、基準パターンに対して計測ウィンドウを走査する工程と、この計測ウィンドウ領域内の注目画素からX方向と、このX方向に直交するY方向と、これらXY方向に対して $\pm 45^\circ$ 方向と、これらX方向とY方向とXY方向に対して $\pm 45^\circ$ 方向を等分した4方向との各8方向にそれぞれサーチを行なう工程と、これらサーチの結果から一对の画素があるサーチ方向を検出し、このサーチ方向に対して直交する方向を前記エッジ方向として認識する工程とを有する。

第2の工程は、エッジ方向が認識されたエッジ部における基準パターンの幅方向の画素値のプロファイルを求め、このプロファイルに対して所定のしきい値を用いてエッジ点をサブ画素で検出する。

被検査パターンは、露光処理に用いるマスクに形成された半導体ウエハの回路パターンである。

第4の工程は、基準パターンで前記幅寸法を算出したエッジ部の位置と同一位置において、被検査パターンの幅方向における両端の各エッジ部における各画素値から被検査パターンのエッジ方向を認識する工程と、各エッジ部の各画素値に基づいて両端の各エッジ点をサブ画素で検出し、これらエッジ点から被検査パターンの幅寸法を算出する工程とを有する。

第5の工程は、被検査パターンの幅寸法と基準パターンの幅寸法との差から寸法誤差を算出する工程と、寸法誤差に対してオフセット値を加えた値が許容範囲外にあるときに異常と判定する工程とを有する。

第5の工程は、被検査パターンの幅寸法と基準パターンの幅寸法との差から寸法誤差を算出する工程と、寸法誤差に対してオフセット値を加えた値が許容範囲外にあるときに異常と判定する工程とを有し、第6の工程は、寸法誤差の度数分布を作成する工程と、度数分布に基づいて第2の工程においてエッジ点をサブ画素で検出する基準パターンまたは被検査パターンのしきい値、又はオフセット値を可変設定する工程とを有する。

本発明の主要な観点によれば、半導体ウエハの回路パターンの設計データを演

算処理して基準パターンを取得する工程と、基準パターンの画像データに対して計測ウィンドウを走査する工程と、この計測ウィンドウ領域内の注目画素からX方向と、このX方向に直交するY方向と、これらXY方向に対して $\pm 45^\circ$ 方向との各4方向にそれぞれサーチを行なう工程と、これらサーチの結果から一対の画素があるサーチ方向を検出し、このサーチ方向に対して直交する方向を基準パターンのエッジ方向として認識する工程と、エッジ方向が認識された一対の画素における基準パターンの幅方向の画素値のプロファイルを求める工程と、このプロファイルに対して所定のしきい値を用いて基準パターンの両端の各エッジ点をサブ画素で検出する工程と、これらエッジ点から基準パターンの幅寸法を算出する工程と、露光機に用いるマスクに形成された半導体ウエハの回路パターンである被検査パターンの画像データを取得する工程と、基準パターンで幅寸法を算出した一対の画素の位置と同一位置において、被検査パターンの幅寸法を算出する工程と、被検査パターンの幅寸法と基準パターンの幅寸法との差から寸法誤差を算出する工程と、寸法誤差に対してオフセット値を加えた値が許容範囲外にあるときに異常と判定する工程と、寸法誤差の度数分布を作成する工程と、度数分布に基づいて基準パターンまたは被検査パターンのしきい値又はオフセット値を可変設定する工程とを有する寸法検査方法が提供される。

本発明の主要な観点によれば、基準パターンの画像データを読み取って、基準パターンの幅方向における両端の各エッジ部における各画素値から基準パターンのエッジ方向を認識するパターン認識手段と、各エッジ部の各画素値に基づいて両端の各エッジ点をサブ画素で検出し、これらエッジ点から基準パターンの幅寸法を算出する第1の寸法計測手段と、被検査パターンの画像データを取得する手段と、この被検査パターンの画像データを読み取り、基準パターンで幅寸法を算出したエッジ部の位置と同一位置のエッジ部から被検査パターンの幅寸法を算出する第2の寸法計測手段と、基準パターンの幅寸法と被検査パターンの幅寸法とに基づいて被検査パターンに対する良否判定を行う寸法誤差判定手段とを具備する寸法検査装置が提供される。

基準パターンの寸法誤差の度数分布を作成し、この度数分布に基づいて第1の寸法計測手段においてエッジ点をサブ画素で検出するしきい値を可変設定するし

きい値可変設定手段を備えた。

半導体ウエハの回路パターンの設計データを演算処理して前記基準パターンの画像データを取得するデータ展開手段を備えた。

パターン認識手段は、基準パターンに対して計測ウィンドウを走査する手段と、計測ウィンドウ領域内の注目画素から複数方向にそれぞれサーチを行なう手段と、これらサーチの結果から一対の画素があるサーチ方向を検出し、このサーチ方向に対して直交する方向を前記エッジ方向として認識する手段とを備えた。

パターン認識手段は、基準パターンに対して計測ウィンドウを走査する手段と、この計測ウィンドウ領域内の注目画素からX方向と、このX方向に直交するY方向と、これらXY方向に対して $\pm 45^\circ$ 方向との各4方向にそれぞれサーチを行なう手段と、これらサーチの結果から一対の画素があるサーチ方向を検出し、このサーチ方向に対して直交する方向をエッジ方向として認識する手段とを備えた。

パターン認識手段は、基準パターンに対して計測ウィンドウを走査する手段と、この計測ウィンドウ領域内の注目画素からX方向と、このX方向に直交するY方向と、これらXY方向に対して $\pm 45^\circ$ 方向と、これらX方向とY方向とXY方向に対して $\pm 45^\circ$ 方向を等分した4方向との各8方向にそれぞれサーチを行なう手段と、これらサーチの結果から一対の画素があるサーチ方向を検出し、このサーチ方向に対して直交する方向をエッジ方向として認識する手段とを備えた。

第1の寸法計測手段は、エッジ方向が認識されたエッジ部における基準パターンの幅方向の画素値のプロファイルを求め、このプロファイルに対して所定のしきい値を用いてエッジ点をサブ画素で検出する。

被検査パターンは、露光機に用いるマスクに形成された半導体ウエハの回路パターンである。

被検査パターンの画像データを取得する手段は、半導体ウエハの回路パターンが形成されたマスクが設けられた露光機と、この露光機により投影されたマスク像を撮像する撮像手段と、この撮像手段から出力される画像信号を画像データ化する画像処理手段とを備えた。

寸法誤差判定手段は、被検査パターンの幅寸法と基準パターンの幅寸法との差から寸法誤差を算出する手段と、寸法誤差に対してオフセット値を加えた値が許

容範囲外にあるときに異常と判定する手段とを備えた。

寸法誤差判定手段は、被検査パターンの幅寸法と基準パターンの幅寸法との差から寸法誤差を算出する手段と、寸法誤差に対してオフセット値を加えた値が許容範囲外にあるときに異常と判定する手段とを備え、基準パターンまたは被検査パターンのしきい値可変設定手段は、寸法誤差の度数分布を作成する手段と、度数分布に基づいて第2の工程においてエッジ点をサブ画素で検出するしきい値、又はオフセット値を可変設定する手段とを備えた。

本発明の主要な観点によれば、半導体ウエハの回路パターンの設計データを演算処理して基準パターンを取得するデータ展開手段と、基準パターンの画像データに対して計測ウィンドウを走査する走査手段と、この計測ウィンドウ領域内の注目画素からX方向と、このX方向に直交するY方向と、これらXY方向に対して $\pm 45^\circ$ 方向との各4方向にそれぞれサーチを行なうサーチ手段と、これらサーチの結果から一対の画素があるサーチ方向を検出し、このサーチ方向に対して直交する方向を基準パターンのエッジ方向として認識するエッジ方向認識手段と、エッジ方向が認識されたエッジ部における基準パターンの幅方向の画素値のプロファイルを求めるプロファイル取得手段と、このプロファイルに対して所定のしきい値を用いて基準パターンの両端の各エッジ点をサブ画素で検出するエッジ点検出手段と、これらエッジ点から基準パターンの幅寸法を算出する第1の幅寸法手段と、半導体ウエハの回路パターンが形成されたマスクが設けられた露光機と、この露光機により投影されたマスク像を撮像する撮像手段と、この撮像手段から出力される画像信号を被検査パターンの画像データとして取得する画像処理手段と、この画像処理手段により取得された画像データを受け、エッジ方向認識手段により検出された一対の画素の位置と同一位置において、被検査パターンの幅寸法を算出する第2の幅寸法手段と、被検査パターンの幅寸法と基準パターンの幅寸法との差から寸法誤差を算出する寸法誤差算出手段と、寸法誤差に対してオフセット値を加えた値が許容範囲外にあるときに異常と判定する判定手段と、寸法誤差の度数分布を作成する度数分布作成手段と、度数分布に基づいて基準パターンまたは被検査パターンのしきい値又はオフセット値を可変設定する可変設定手段とを具備する寸法検査装置が提供される。

本発明によれば、半導体ウエハの回路パターンなどの被検査パターンの寸法を正確に検査できる。

又、本発明によれば、寸法誤差から作成した度数分布に基づいて基準パターンまたは被検査パターンのしきい値又はオフセット値を可変設定するので、たとえ半導体ウエハの回路パターンのデータを格納する設計データベースから設計データを生成する過程で回路パターンに形状ずれが生じたとしても、正確に半導体ウエハの回路パターンなどの被検査パターンの寸法が検査できる。

従って、検査後のマスクを用いて露光処理を行い、半導体ウエハ上に微細化された半導体ウエハの回路パターンを形成できる。

Additional objects and advantages of the invention will be set forth in the description which follows, and in part will be obvious from the description, or may be learned by practice of the invention. The objects and advantages of the invention may be realized and obtained by means of the instrumentalities and combinations particularly pointed out hereinafter.

BRIEF DESCRIPTION OF THE SEVERAL VIEWS OF THE DRAWING

The accompanying drawings, which are incorporated in and constitute a part of the specification, illustrate presently preferred embodiments of the invention, and together with the general description given above and the detailed description of the preferred embodiments given below, serve to explain the principles of the invention.

Fig. 1 は本発明の第 1 の実施例である寸法検査装置の構成図、

Fig. 2 は本発明の第 1 の実施例である寸法検査装置における設計パターンデータ上の計測ウィンドウのスキンを示す模式図、

Fig. 3 は本発明の第 1 の実施例である寸法検査装置における比較回路の作用の模式図、

Fig. 4 は本発明の第 1 の実施例である寸法検査装置におけるパターン認識手段の機能ブロック図、

Fig. 5 は本発明の第 1 の実施例である寸法検査装置における計測ウィンドウの

スキャンを示す図、

Fig. 6 は本発明の第 1 の実施例である寸法検査装置における計測ウィンドウ内のサーチを示す図、

Fig. 7 は本発明の第 1 の実施例である寸法検査装置におけるエッジペアを示す模式図、

Fig. 8 は本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出の作用を示す図、

Fig. 9 は本発明の第 1 の実施例である寸法検査装置における寸法計測手段の機能ブロック図、

Fig. 10 A は本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出を検出するためのエッジペアの組み合わせを示す図、

Fig. 10 B は本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出を検出するためのエッジペアの組み合わせを示す図、

Fig. 10 C は本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出を検出するためのエッジペアの組み合わせを示す図、

Fig. 11 A は本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出を検出するためのエッジペアの組み合わせを示す図、

Fig. 11 B は本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出を検出するためのエッジペアの組み合わせを示す図、

Fig. 12 A は本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出を検出するためのエッジペアの組み合わせを示す図、

Fig. 12 B は本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出を検出するためのエッジペアの組み合わせを示す図、

Fig. 12 C は本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出を検出するためのエッジペアの組み合わせを示す図、

Fig. 13 A は本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出を検出するためのエッジペアの組み合わせを示す図、

Fig. 13 B は本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出を検出するためのエッジペアの組み合わせを示す図、

Fig. 1 3 Cは本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出を検出するためのエッジペアの組み合わせを示す図、

Fig. 1 3 Dは本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出を検出するためのエッジペアの組み合わせを示す図、

Fig. 1 3 Eは本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出を検出するためのエッジペアの組み合わせを示す図、

Fig. 1 3 Fは本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出を検出するためのエッジペアの組み合わせを示す図、

Fig. 1 4 Aは本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出を検出するためのエッジペアの組み合わせを示す図、

Fig. 1 4 Bは本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出を検出するためのエッジペアの組み合わせを示す図、

Fig. 1 4 Cは本発明の第 1 の実施例である寸法検査装置におけるエッジ点検出を検出するためのエッジペアの組み合わせを示す図、

Fig. 1 5は本発明の第 1 の実施例である寸法検査装置における寸法誤差判定手段の機能ブロック図、

Fig. 1 6は本発明の第 1 の実施例である寸法検査装置におけるしきい値可変設定手段の機能ブロック図、

Fig. 1 7は本発明の第 1 の実施例である寸法検査装置における設計パターンの寸法誤差の度数分布図、

Fig. 1 8は本発明の第 1 の実施例である寸法検査装置における設計パターン寸法に対するしきい値の関係を示す図、

Fig. 1 9は本発明の第 1 の実施例である寸法検査装置における比較回路の動作流れ図、

Fig. 2 0は本発明の第 1 の実施例である寸法検査装置における設計パターンとへこみがある回路パターンとを示す図、

Fig. 2 1は本発明の第 2 の実施例である寸法検査装置におけるサーチ方向を示す模式図、

Fig. 2 2 Aは本発明の第 2 の実施例である寸法検査装置におけるエッジペアの

組み合わせのテンプレートを示す模式図、

Fig. 2 2 Bは本発明の第2の実施例である寸法検査装置におけるエッジペアの組み合わせのテンプレートを示す模式図、

Fig. 2 2 Cは本発明の第2の実施例である寸法検査装置におけるエッジペアの組み合わせのテンプレートを示す模式図、

Fig. 2 2 Dは本発明の第2の実施例である寸法検査装置におけるエッジペアの組み合わせのテンプレートを示す模式図、

Fig. 2 3 Aは本発明の第2の実施例である寸法検査装置におけるテンプレートの1画素のエッジ方向を示す模式図、

Fig. 2 3 Bは本発明の第2の実施例である寸法検査装置におけるテンプレートの1画素のエッジ方向を示す模式図、

Fig. 2 3 Cは本発明の第2の実施例である寸法検査装置におけるテンプレートの1画素のエッジ方向を示す模式図、

Fig. 2 3 Dは本発明の第2の実施例である寸法検査装置におけるテンプレートの1画素のエッジ方向を示す模式図、

Fig. 2 3 Eは本発明の第2の実施例である寸法検査装置におけるテンプレートの1画素のエッジ方向を示す模式図、

Fig. 2 3 Fは本発明の第2の実施例である寸法検査装置におけるテンプレートの1画素のエッジ方向を示す模式図、

Fig. 2 3 Gは本発明の第2の実施例である寸法検査装置におけるテンプレートの1画素のエッジ方向を示す模式図、

Fig. 2 3 Hは本発明の第2の実施例である寸法検査装置におけるテンプレートの1画素のエッジ方向を示す模式図、

Fig. 2 3 Iは本発明の第2の実施例である寸法検査装置におけるテンプレートの1画素のエッジ方向を示す模式図、

Fig. 2 4 Aは本発明の第2の実施例である寸法検査装置におけるエッジペアの組み合わせのテンプレートを示す模式図、

Fig. 2 4 Bは本発明の第2の実施例である寸法検査装置におけるエッジペアの組み合わせのテンプレートを示す模式図、

Fig. 2 4 Cは本発明の第2の実施例である寸法検査装置におけるエッジペアの組み合わせのテンプレートを示す模式図、

Fig. 2 5は本発明の第2の実施例である寸法検査装置におけるエッジ方向の認識作用を示す模式図、
である。

DETAILED DESCRIPTION OF THE INVENTION

以下、本発明の第1の実施例について図面を参照して説明する。

Fig. 1は寸法検査装置の構成図である。この寸法検査装置は、例えば半導体ウエハ製造工程のフォトリソグラフィ工程に適用される。この寸法検査装置は、露光機1に用いるマスク2に形成された半導体ウエハの回路パターン寸法の検査を行なうものである。この半導体ウエハの回路パターンが被検査パターンとなる。

露光機1には、マスク2がテーブル3上に載置されている。このマスク2には、半導体ウエハの回路パターンが形成されている。照明系4は、露光処理するための照明光5を放射するものである。

この照明光5の光路上には、反射ミラー6を介してコンデンサレンズ7が配置されている。照明光5は、ミラー6で反射し、コンデンサレンズ7によりマスク2に照射されるようになっている。

このマスク2を通過したパターン光の光路上には、対物レンズ8が配置されている。通常の露光処理では、対物レンズ8の投影位置上には、半導体ウエハが配置され、この半導体ウエハ上にマスク2に形成された回路パターンが転写される。

本発明の寸法検査装置では、マスク2に形成された回路パターン寸法の検査を行なうために、画像センサ9が配置されている。この画像センサ9は、例えばCCDからなるラインセンサが用いられている。この画像センサ9は、Fig. 2に示すように移動方向hに移動しながらマスク2に形成された回路パターンの投影像を撮像するものである。

画像処理回路10は、画像センサ9から出力される画像信号を入力し、この画像信号を画像処理してマスク3に形成された回路パターンの投影画像データDsを取得する機能を有している。この投影画像データDsは、被検査パターンの画像データである。以下、この投影画像データDsは、被検査パターンデータDs

と称する。

一方、データ展開回路 11 は、半導体ウエハの回路パターンの設計データ 12 を受け取り、この設計データを演算処理して設計パターンの画像データ D f を作成する機能を有している。以下、この画像データ D f は、設計パターンデータ D f と称する。

比較回路 13 は、Fig. 3 に示すように被検査パターンデータ D s と設計パターンデータ D f とを比較してマスク 2 に形成された回路パターンの良否判定を行う機能を有している。この比較回路 13 は、パターン認識手段 14 と、寸法計測手段 15 と、寸法誤差判定手段 16 と、しきい値可変設定手段 17 との各機能を有している。

パターン認識手段 14 は、設計パターンデータ D f を微分して、この設計パターンデータ D f における設計パターンのエッジ方向を認識するものである。このパターン認識手段 14 は、設計パターンデータ D f における設計パターンの幅方向における両端の各エッジ部において隣接する一対の画素（以下、エッジペアと称する）をサーチして設計パターンのエッジ方向を認識する機能を有している。

具体的にパターン認識手段 15 は、Fig. 4 に示すように走査手段 18 とサーチ手段 19 とエッジ方向認識手段 20 との各機能を有している。

走査手段 18 は、Fig. 5 に示すように設計パターンデータ D f に対して計測ウィンドウ W をスキャン方向 a に走査するものである。

P は設計パターンデータ D f における設計パターンである。この設計パターン P は、黒レベルであり、図面上斜線で示している。設計パターン P の周囲は、白レベルとなっている。

この走査手段 18 は、計測ウィンドウ W をスキャン方向 a に走査し、かつ b 方向にスキャン位置を移動して、設計パターンデータ D f の全体をスキャンするものとなっている。

計測ウィンドウ W は、 $N \times N$ 画素で構成されている。 $N \times N$ 画素は、例えば 15×15 画素、 17×17 画素、又は 19×19 画素などである。

サーチ手段 19 は、Fig. 6 に示すように計測ウィンドウ W の領域内の注目画素 Q を有している。この注目画素 Q は、計測ウィンドウ W の中心画素である。

このサーチ手段 19 は、注目画素 Q から X 方向と、この X 方向に直交する Y 方向と、これら X Y 方向に対して $\pm 45^\circ$ 方向との各 4 方向にそれぞれサーチを行なう機能を有している。

エッジ方向認識手段 20 は、8 方向のサーチの結果から Fig. 7 に示すように一対の画素（以下、エッジペアと称する）があるサーチ方向を検出し、このサーチ方向に対して直交する方向に設計パターンPのエッジ方向があると認識する機能を有している。

すなわち、エッジ方向認識手段 20 は、エッジペアがあるサーチ方向、例えば Fig. 7 に示すように X 方向のサーチで設計パターン P の各両端でそれぞれエッジ点にあたる各画素 G 1、G 2 を検出すると、これら画素 G 1、G 2 をエッジペアとして検出し、このときのサーチ方向（X 方向）に対して直交する方向（Y 方向）をパターン P のエッジ方向として認識する機能を有している。

なお、エッジペア（画素 G 3、G 4）では、設計パターン P は $+45^\circ$ の方向として認識される。

寸法計測手段 15 は、エッジ方向認識手段 20 により検出されたエッジペアの部分の各画素値に基づいて設計パターン P の両端の各エッジ点をサブ画素で検出し、これらエッジ点から設計パターン P の幅寸法 R d を算出する機能を有している。

すなわち、この寸法計測手段 15 は、Fig. 6 及び Fig. 8 に示すようにエッジ方向が認識されたところの設計パターン P の幅方向の画素値のプロファイルに対して所定のしきい値 t h を用いてサブ画素でエッジ点を検出する。

このサブ画素は、Fig. 6 に示すようにしきい値 t h を用いてプロファイルを切ったとき、隣接するエッジペアの各画素 G 5、G 6 の間にある場合、

$$\text{サブ画素位置} = (G 5 - t h) / (G 5 - G 6) \quad \dots (1)$$

により算出される。

又、この寸法計測手段 15 は、被検査パターンデータ D s を読み取り、設計パターン P で幅寸法を算出したエッジ部の位置と同一位置のエッジ部から被検査パターンの幅寸法 S d を算出する機能を有している。

具体的に寸法計測手段 15 は、Fig. 9 に示すようにプロファイル取得手段 21

とエッジ点検出手段 2 2 と第 1 の幅寸法手段 2 3 と第 2 の幅寸法手段 2 4 との各機能を有している。

プロファイル取得手段 2 1 は、エッジ方向が認識されたエッジ部における設計パターン P の幅方向の画素値のプロファイルを求める機能を有している。

エッジ点検出手段 2 2 は、プロファイル取得手段 2 1 により求められたプロファイルに対して所定のしきい値を用いて設計パターン P の両端の各エッジ点をサブ画素で検出する機能を有している。

第 1 の幅寸法手段 2 3 は、エッジ点検出手段 2 2 により検出された各エッジ点から設計パターン P の幅寸法を算出する機能を有している。

第 2 の幅寸法手段 2 4 は、被検査パターンデータ D s を受け、エッジ方向認識手段 2 0 により検出されたエッジペアの画素の位置と同一位置において、被検査パターン D s における回路パターンの幅寸法を算出する機能を有している。

ここで、エッジ点検出手段 2 2 のエッジ点の検出は、次の通り行われる。

このエッジ点は、設計パターンデータ D f において、画素値が「200」（図面では黒）と白「0」（図面では白）とに変化するところである。

エッジ点検出は、Fig. 6 に示すようにしきい値 t_h を用いて検出する。この場合、エッジ点の検出は、Fig. 8 に示すケース「1」のように画素 G 7 の明るさがしきい値 t_h と一致する場合と、ケース「2」のように設計パターン P に隣接する各画素 G 8、G 9 の明るさの間にしきい値 t_h がある場合との 2 ケースがある。

このエッジ点検出は、XY 方向の寸法に対して、どのようなエッジペアで検出するかのエッジペアの複数の組み合わせがある。これらエッジペアの組み合わせは、それぞれ相対する両エッジ周辺画素で構成されるテンプレートとして記憶されている。そして、両エッジのエッジパターンが相対する同系のパターンとしたときにエッジペアと認識する。

Fig. 10 A～Fig. 10 C は、それぞれエッジに隣接する 1 画素のパターン方向が寸法測定方向（パターン幅方向）と直交する場合の各エッジペアを示す。エッジ点検出手段 2 2 は、これらエッジペアのうち 1 つのエッジペアを検出すると、そのエッジペアから設計パターン P のエッジ点を検出する。

Fig. 11 A、Fig. 11 B は、それぞれエッジに隣接する 1 又は 2 画素のパター

ン方向が寸法測定方向と直交する場合の各エッジ方向のパターンを示す。エッジ点検出手段 2 2 は、これらエッジ方向のパターンのうち 1 つのエッジ方向のパターンを検出すると、そのエッジ方向のパターンから設計パターン P のエッジ点を検出する。

Fig. 1 2 A～Fig. 1 2 C は、それぞれエッジに隣接する 3 又は 2 画素のパターン方向が寸法測定方向と直交する場合の各エッジ方向のパターンを示す。エッジ点検出手段 2 2 は、これらエッジ方向のパターンのうち 1 つのエッジ方向のパターンを検出すると、そのエッジ方向のパターンから設計パターン P のエッジ点を検出する。

Fig. 1 3 A～Fig. 1 3 F は、それぞれエッジに隣接する 4 又は 3 画素のパターン方向が寸法測定方向と直交する場合の各エッジ方向のパターンを示す。エッジ点検出手段 2 2 は、これらエッジ方向のパターンのうち 1 つのエッジ方向のパターンを検出すると、そのエッジ方向のパターンから設計パターン P のエッジ点を検出する。

Fig. 1 4 A～Fig. 1 4 C は、それぞれエッジに隣接する 5 又は 4 画素のパターン方向が寸法測定方向と直交する場合の各エッジ方向のパターンを示す。エッジ点検出手段 2 2 は、これらエッジ方向のパターンのうち 1 つのエッジ方向のパターンを検出すると、そのエッジ方向のパターンから設計パターン P のエッジ点を検出する。

寸法誤差判定手段 1 6 は、寸法計測手段 1 5 により算出された設計パターン P の幅寸法 R_d と被検査パターンの幅寸法 S_d とに基づいて半導体ウエハの回路パターンに対する良否判定を行う機能を有している。具体的に寸法誤差判定手段 1 6 は、Fig. 1 5 に示すように寸法誤差算出手段 2 5 と判定手段 2 6 との各機能を有している。

寸法誤差算出手段 2 5 は、設計パターン P の幅寸法 R_d と被検査パターンの幅寸法 S_d との差から寸法誤差 (CD エラー) err 、

$$err = S_d - R_d \quad \dots (2)$$

を算出する機能を有している。

判定手段 2 6 は、寸法誤差 err に対してオフセット値を加えた値が許容範囲外、

すなわち+側のしきい値より大きいとき、又は一側しきい値よりも小さいときに、半導体ウエハの回路パターンに対してパターン異常と判定する機能を有している。

なお、寸法誤差 err は、次の方法により算出してもよい。

例えば Fig. 7 に示すように設計パターン P に対して画素 G 1、G 2 をエッジペアとして検出した場合、画素 G 1 側を第 1 のエッジ、画素 G 2 側を第 2 のエッジとする。

そして、第 1 のエッジにおいて検出したエッジ点を rsub1 とし、第 2 のエッジにおいて検出したエッジ点を rsub2 とする。

一方、被検査パターンにおいて、設計パターン P の第 1 と第 2 のエッジと同一位置となる第 1 のエッジ点を ssub1 とし、第 2 のエッジ点を ssub2 とする。

しかるに、寸法誤差 err は、

$$\text{err} = (\text{ssub2} - \text{ssub1}) - (\text{rsub2} - \text{rsub1}) \quad \dots (3)$$

を算出して求める。

しきい値可変設定手段 1 7 は、上記寸法誤差 err の度数分布を作成し、この度数分布に基づいて上記しきい値又は上記オフセット値を可変設定する機能を有している。これらしきい値又はオフセット値を可変設定するのは、データ展開回路 1 1 における演算処理の過程に、設計パターンデータ D f に誤差等が生じたり、また白系／黒系の背景によって被検査パターンの形状が縮小したり、形状が小さくなるにしたがって非線形に形状が変わるので、これらしきい値又はオフセット値を補正する必要があるからである。

具体的にしきい値可変設定手段 1 7 は、Fig. 1 6 に示すように度数分布作成手段 2 7 と可変設定手段 2 8 との各機能を有している。

度数分布作成手段 2 7 は、Fig. 1 7 に示すように設計パターン P と被検査パターンの寸法誤差 err の度数分布を作成する機能を有している。

可変設定手段 2 8 は、度数分布作成手段 2 7 により作成された度数分布に基づいて上記しきい値又は上記オフセット値を可変設定する機能を有している。

上記しきい値は、Fig. 1 8 に示すようにマスク 2 に形成される回路パターンの線幅が細くなる程、又コンタクトパターンが小さくなる程大きくする必要がある。

従って、寸法計測手段 1 5 が回路パターンの寸法を測定し、これと共にしきい

値可変設定手段 17 は、正常なマスク 2 の回路パターンを用いて Fig. 17 に示す寸法誤差 err の度数分布を作成し、この度数分布の結果から設計パターン P の形状ずれ E を求めるものとなる。

しきい値可変設定手段 17 は、設計パターンデータ D f において設計パターン P の白系／黒系の背景によっても位置ずれ量が異なるので、それら背景のレベルに合わせて複数のオフセット値を決定する機能を有する。

Fig. 17 に示す寸法誤差 err の度数分布から回路パターンの線幅に対応するばらつきも分かる。従って、しきい値可変設定手段 17 は、Fig. 18 に示すような設計パターン P の寸法（パターン幅）に応じて複数のしきい値を決定する機能を有する。

次に、上記の如く構成された装置の作用について説明する。

露光機 1 のテーブル 3 上には、マスク 2 が載置される。

照明系 4 から照明光 5 が放射される。この照明光 5 は、反射ミラー 6 で反射し、コンデンサレンズ 7 を通してマスク 2 に照射される。

このマスク 2 を通過したパターン光は、対物レンズ 8 を通して画像センサ 9 に結像される。

この画像センサ 9 は、Fig. 2 に示すように移動方向 h に移動しながらマスク 2 に形成された回路パターンの投影像を撮像する。この画像センサ 9 は、撮像した投影像の画像信号を出力する。

画像処理回路 10 は、画像センサ 9 から出力される画像信号を入力し、この画像信号を画像処理してマスク 3 に形成された回路パターンの投影画像データ、すなわち被検査パターンデータ D s を取得する。

一方、データ展開回路 11 は、半導体ウエハの回路パターンの設計データ 12 を受け取り、この設計データを演算処理して設計パターンの画像データ、すなわち設計パターンデータ D f を作成する。

比較回路 13 は、Fig. 3 に示すように被検査パターンデータ D s と設計パターンデータ D f とを比較してマスク 2 に形成された回路パターンの良否判定を行う。

以下、比較回路の動作について Fig. 19 に示す流れ図に従って説明する。

まず、パターン認識手段 15 の走査手段 18 は、ステップ # 1 において、Fig.

5に示すように設計パターンデータD f に対して計測ウィンドウWをスキャン方向aに走査し、かつb方向にスキャン位置を移動して、設計パターンデータD fの全体をスキャンする。

次に、サーチ手段19は、ステップ#2において、Fig. 6に示すように計測ウィンドウWの領域内の注目画素QからX方向と、Y方向と、これらXY方向に対して $\pm 45^\circ$ 方向との各4方向にそれぞれサーチを行なう。

次に、エッジ方向認識手段20は、4方向のサーチの結果から Fig. 7に示すようにエッジペアがあるサーチ方向を検出し、このサーチ方向に対して直交する方向に設計パターンPのエッジ方向があると認識する。

具体的にエッジ方向認識手段20は、例えば Fig. 7に示すようにX方向のサーチで設計パターンPの各両端でそれぞれエッジ点にあたる各画素G1、G2を検出すると、これら画素G1、G2をエッジペアとして検出する。

そして、エッジ方向認識手段20は、サーチ方向(X方向)に対して直交する方向(Y方向)を設計パターンPのエッジ方向として認識する。

次に、寸法計測手段15は、ステップ#3において、エッジ方向認識手段20により検出されたエッジペアの部分の各画素値に基づいて設計パターンPの両端の各エッジ点をサブ画素で検出し、これらエッジ点から設計パターンPの幅寸法R dを算出する。

すなわち、プロファイル取得手段21は、Fig. 6及び Fig. 8に示すように、エッジ方向が認識されたエッジ部における設計パターンPの幅方向の画素値のプロファイルを求める。

エッジ点検出手段22は、プロファイル取得手段21により求められたプロファイルに対して所定のしきい値t hを用いて設計パターンPの両端の各エッジ点をサブ画素で検出する。

このサブ画素は、Fig. 6に示すようにしきい値t hを用いてプロファイルを切ったとき、隣接するエッジペアの各画素G5、G6の間にある場合、上記式(1)により算出される。

ここで、エッジ方向認識手段は、XY方向の寸法に対して、Fig. 10A~Fig. 10C、Fig. 11A、Fig. 11B、Fig. 12A~Fig. 12C、Fig. 13A~Fig.

13 F、Fig. 14 A～Fig. 14 Cに示す複数のエッジ方向パターンをの組み合わせた各テンプレートを用いて行われる。

又、エッジ点検出は、Fig. 6に示すようにしきい値 t_h を用いて検出する。このエッジ点の検出は、Fig. 8に示すケース「1」のように画素 G_7 の明るさがしきい値 t_h と一致する場合と、ケース「2」のように設計パターン P に隣接する各画素 G_8 、 G_9 の明るさの間にしきい値 t_h がある場合との2ケースがある。

第1の幅寸法手段23は、エッジ点検出手段22により検出された各エッジ点から設計パターン P の幅寸法 R_d を算出する。

これと共に、第2の幅寸法手段24は、画像処理回路10から被検査パターンデータ D_s を受け取る。

次に、第2の幅寸法手段24は、被検査パターンデータ D_s 上において、エッジ方向認識手段20により検出された設計パターンデータ D_f 上のエッジペアの画素の位置と同一位置を認識する。

次に、第2の幅寸法手段24は、設計パターンデータ D_f 上のエッジペアの画素の位置と同一位置において、被検査パターン D_s における被検査パターンの幅寸法 S_d を算出する。

次に、寸法誤差判定手段16は、ステップ#4において、寸法計測手段15により算出された設計パターン P の幅寸法 R_d と被検査パターンの幅寸法 S_d とに基づいて半導体ウエハの回路パターンに対する良否判定を行う。

具体的に寸法誤差算出手段25は、設計パターン P の幅寸法 R_d と被検査パターンの幅寸法 S_d との差から上記式(2)から寸法誤差 err を算出する。

次に、判定手段26は、寸法誤差 err に対してオフセット値を加えた値が許容範囲外、すなわち+側のしきい値より大きいとき、又は-側のしきい値よりも小さいときに、半導体ウエハの回路パターンに対してパターン異常と判定する。

例えば、Fig. 20は設計パターン P における寸法測定箇所 $f_1 \sim f_7$ と、これら箇所 $f_1 \sim f_7$ に対応する回路パターンの形状を示す。同図では寸法測定箇所 f_2 において回路パターンに例えばへこみ H がある場合を示している。

この場合、寸法誤差判定手段16は、設計パターン P の幅寸法 R_d と被検査パターンの幅寸法 S_d と比較からへこみ H の部分で寸法誤差 err が生じる。

寸法誤差判定手段 16 は、寸法誤差 err に対してオフセット値を加えた値が許容範囲外、すなわち+側のしきい値より大きい、又は-側のしきい値よりも小さくなるので、パターン異常と判定する。

一方、しきい値可変設定手段 17 は、ステップ # 5 において、上記寸法誤差 err の度数分布を作成し、この度数分布に基づいて上記しきい値又は上記オフセット値を可変設定する。

具体的に度数分布作成手段 27 は、Fig. 17 に示すように寸法誤差 err の度数分布を作成する。

次に、可変設定手段 28 は、度数分布作成手段 27 により作成された寸法誤差 err の度数分布の結果から設計パターン 13 の形状ずれ E を求める。そして、可変設定手段 28 は、白系／黒系の背景によって被検査パターンの形状が縮小したり、形状が小さくなるにしたがって非線形に形状が変わるなど形状ずれ E の量が異なるので、それら背景に合わせて複数のオフセット値を決定する。

又、可変設定手段 28 は、Fig. 17 に示す寸法誤差 err の度数分布から回路パターンの線幅に対応するばらつきを判別し、この判別結果に応じて Fig. 18 に示すような設計パターン P の寸法に応じて複数のしきい値を決定する。

従って、これらしきい値又はオフセット値が可変設定されると、データ展開回路 11 の演算処理の過程に生じる設計パターンデータ D f の誤差が補正される。

又、Fig. 18 に示すような設計パターン P の寸法（パターン幅）に応じたしきい値又はオフセット値が設定できる。

又、設計パターンデータ D f において設計パターン P の白系／黒系の背景によっても位置ずれ量が異なるが、これら背景のレベルに合ったしきい値又はオフセット値が設定できる。

このように上記第 1 の実施例においては、設計パターン P のエッジ方向から設計パターン P の幅方向における両端のエッジペアを認識し、このエッジペアが認識されたところの各エッジ点をサブ画素で検出し、このエッジ点から設計パターン P の幅寸法 R d を算出し、かつ露光機 1 での撮像により取得された被検査パターンデータ D s 上で、設計パターンデータ D f 上で検出されたエッジペアの画素の位置と同一位置において、被検査パターンデータ D s における回路パターンの

幅寸法 S_d を算出し、これら設計パターン P の幅寸法 R_d と回路パターンの幅寸法 S_d に基づいて半導体ウエハの回路パターンに対する良否判定を行うので、半導体ウエハの回路パターンの仕上がり寸法 (CD) を正確に検査できる。

しきい値可変設定手段 17 により、設計パターン P の寸法誤差 err から作成したの度数分布に基づいて上記しきい値又は上記オフセット値を可変設定するので、たとえ半導体ウエハの回路パターンのデータを格納する設計データベースから設計データを生成する過程で回路パターンに形状ずれ E が生じたとしても、また被検査パターンの白／黒の違いから生じる形状ずれが生じても正確に半導体ウエハの回路パターンなどの被検査パターンの寸法を検査できる。

従って、検査後のマスク 2 を用いて露光処理を行なうことにより、半導体ウエハ上には、微細化された半導体装置の回路パターンが形成できる。

次に、本発明の第 2 の実施例について説明する。

この第 2 の実施例は、Fig. 1 に示す上記第 1 の実施例のパターン認識手段 14 の機能を変更したものである。従って、この第 2 の実施例では、上記第 1 の実施例と相違するところを説明する。

この第 2 の実施例のパターン認識手段 14 は、Fig. 4 に示すように、走査手段 18 と、サーチ手段 19 と、エッジ方向認識手段 20 とを有するが、このうちの走査手段 18 は上記第 1 の実施例と同様な機能を有する。

サーチ手段 19 は、Fig. 21 に示すように、計測ウィンドウ W の領域内の注目画素 Q から X 方向と、この X 方向に直交する Y 方向と、これら XY 方向に対して $\pm 45^\circ$ 方向と、これら X 方向と Y 方向と XY 方向に対して $\pm 45^\circ$ 方向を等分した 4 方向との各 8 方向にそれぞれサーチを行なう機能を有している。

エッジ方向認識手段 20 は、これら 8 方向の結果からエッジペアがあるサーチ方向を検出し、このサーチ方向に対して直交する方向を設計パターン P のエッジ方向として認識する機能を有している。

この場合、エッジ方向認識手段 20 は、 X 方向と Y 方向と XY 方向に対して $\pm 45^\circ$ 方向を等分した 4 方向を、 X 方向、 Y 方向又は $\pm 45^\circ$ 方向のうちいずれかの方向に選択して、その選択した方向に集約する。

例えば、Fig. 21 に示すように Y 方向に対して $\pm 11.25^\circ$ の方向 (DEG

= 0) であれば、Y 方向に集約する。

Y 方向に対して $\pm 33.75^\circ$ の方向 ($DEG = 1$) であれば、 $\pm 45^\circ$ 方向に集約する。

又、エッジ方向認識手段 20 は、エッジペアの検出を次の通り行なう。

Fig. 22A~Fig. 22D はスキャン方向が X 方向の場合のエッジペアの組み合わせのテンプレートを示す。これらテンプレートは、 5×5 画素の領域でエッジ方向の条件が合う場合にエッジペアとして検出する。P は設計パターンの方

向を示す。
これらテンプレートの 1 画素は、Fig. 23A~Fig. 23I に示すように、X 方向、Y 方向、 $+45^\circ$ 方向、 -45° 方向、 $+45^\circ$ 又は -45° 方向、 $+22.5^\circ$ 方向、 $+67.5^\circ$ 方向、 -67.5° 方向、 -22.5° 方向を表わしている。

又、Fig. 24A~Fig. 24C はスキャン方向が $+45^\circ$ の場合のエッジペアの組み合わせのテンプレートを示す。

従って、走査手段 18 は、ステップ #1 において、Fig. 5 に示すように設計パターンデータ Df に対して計測ウィンドウ W をスキャン方向 a に走査し、かつ b 方向にスキャン位置を移動して、設計パターンデータ Df の全体をスキャンする。

次に、サーチ手段 19 は、ステップ #2 において、計測ウィンドウ W の領域内の注目画素 Q から Fig. 21 に示すように X 方向と、Y 方向と、これら XY 方向に対して $\pm 45^\circ$ 方向と、これら X 方向と Y 方向と XY 方向に対して $\pm 45^\circ$ 方向を等分した 4 方向との各 8 方向にそれぞれサーチを行なう。

次に、エッジ方向認識手段 20 は、8 方向のエッジ方向の結果から Fig. 23A~Fig. 23I 又は Fig. 24A~Fig. 24C に示すテンプレートを用いてエッジペアがあるサーチ方向を検出し、このサーチ方向に対して直交する方向に設計パターン P のエッジ方向があると認識する。

以下、上記第 1 の実施例と同様に、エッジペアが認識されたところの各エッジ点をサブ画素で検出し、このエッジ点から設計パターン P の幅寸法 R d を算出し、かつ露光機 1 での撮像により取得された被検査パターンデータ D s 上で、設計パターンデータ D f 上で検出されたエッジペアの画素の位置と同一位置において、

被検査パターンデータ D_s における回路パターンの幅寸法 S_d を算出し、これら設計パターン P の幅寸法 R_d と回路パターンの幅寸法 S_d に基づいて半導体ウエハの回路パターンに対する良否判定を行う。

このように上記第 2 の実施例によれば、上記第 1 の実施例と同様の効果を奏することは言うまでもない。さらに、第 2 の実施例によれば、Fig. 25 に示すような微細な回路パターンのエッジ方向の認識が可能となる。半導体ウエハの回路パターンは、微細化が進んでいるので、この微細化された回路パターンに対する検査に適用することは有効である。

なお、本発明は、上記第 1 及び第 2 の実施例に限定されるものでなく次の通りに変形してもよい。

例えば、上記実施例では、複数のしきい値を用意しているが、このしきい値は、実際にはさらに背景が白系か黒系か、又はパターン方向、その角度によっても変わるもので、それぞれに個別に用意してもよい。

又、被検査パターンの幅寸法 S_d と設計パターン P の幅寸法 R_d からそれぞれの中心位置を算出することで、設計データベースから設計パターン P を生成する過程の中で生じた形状ずれ E を Fig. 17 に示す度数分布図から求めることができるので、この結果からマスク 2 に形成された回路パターン検査の欠陥検査機能の性能を向上させることができる。

又、マスク 2 の投影像を撮像して得られた設計パターンデータ D_f と被検査パターンデータ D_s とを比較して検査するのでなく、隣接するダイの各回路パターンの寸法を比較することにより、さらに精度を向上させることができる。

エッジのパターン方向の検出は、4 方向又は 8 方向のサーチに限られることなく、任意の方向にサーチ方向を拡張してサーチの精度を向上させるようにしてもよい。

エッジペアの認識については、テンプレートの大きさを拡張してマッチングの自由度を向上させるようにしてもよい。

Additional advantages and modifications will readily occur to those skilled in the art. Therefore, the invention in its broader aspects is not limited to the specific details and representative embodiments

shown and described herein. Accordingly, various modifications may be made without departing from the spirit or scope of the general inventive concept as defined by the appended claims and their equivalents.